

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平6-230425

(43)公開日 平成6年(1994)8月19日

(51)Int.Cl. <sup>5</sup>	識別記号	庁内整理番号	FI	技術表示箇所
G 0 2 F 1/136	5 0 0	9018-2K		
1/1343		8707-2K		
H 0 1 L 21/336				
29/784				
		9056-4M		
			H 0 1 L 29/ 78	3 1 1 Y
			審査請求 未請求	請求項の数 8 O L (全 5 頁)

(21)出願番号 特願平5-16395

(22)出願日 平成5年(1993)2月3日

(71)出願人 000001889

三洋電機株式会社

大阪府守口市京阪本通2丁目5番5号

(72)発明者 宮島 康志

大阪府守口市京阪本通2丁目18番地 三洋  
電機株式会社内

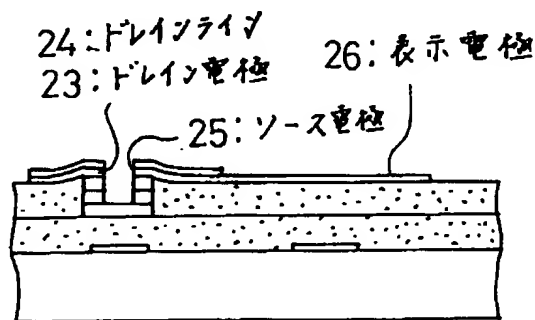
(74)代理人 弁理士 西野 卓嗣

(54)【発明の名称】 液晶表示装置及びその製造方法

(57)【要約】

【目的】マスク数、およびホトリソ工程を減少させる液晶表示装置を製造し、同時に、その歩留まりを向上させる。

【構成】本発明では、ゲート絶縁膜、ノンドープのアモルファスシリコン膜、不純物ドーパのアモルファスシリコン膜、および、メタル層を連続成膜し、その後、同一マスクで連続エッチングして薄膜トランジスタを形成する。また、薄膜トランジスタの段差を無くすために、有機膜を設けて、表示電極の段切れを防止している



## 【特許請求の範囲】

【請求項1】 透明な絶縁性基板と、この上に設けられた複数のゲートラインと、このゲートラインと直行する方向に設けられた複数のドレインラインと、前記ゲートラインとドレインラインの交点にマトリクス状に設けられたTFTスイッチング素子と表示電極とを少なくとも有する液晶表示装置において、

前記TFTは、前記ゲートラインと一体のゲート電極と、このゲート電極を覆うようにして前記絶縁性基板上に設けられたゲート絶縁膜と、この上に設けられたアモルファスシリコン活性層と、この上に互いに離間して設けられた二つのアモルファスシリコンコンタクト層と、これの上に設けられた二つの金属層と、このうち一方の金属層上に、前記表示電極と一体で形成されるソース電極と、もう一方の金属層上に前記ドレインラインと一体であり、前記表示電極と同一材料で成るドレイン電極から成り、

前記表示電極の下に前記TFTを除く前記絶縁性基板全域にわたって、前記TFTと同程度の膜厚の有機膜が設けられていることを特徴とした液晶表示装置。

【請求項2】 前記表示電極はITOよりなり、前記ソース電極、前記ドレイン電極および前記ドレインライン表面には抵抗の低い導電材料が形成されていることを特徴とした請求項1記載の液晶表示装置

【請求項3】 前記導電材料は、ニッケルを使用することを特徴とした請求項2記載の液晶表示装置。

【請求項4】 前記有機膜はアクリル樹脂系有機膜からなることを特徴とする請求項1、請求項2、または請求項3記載の液晶表示装置。

【請求項5】 透明な絶縁性基板上に、ゲート電極およびゲートラインを形成する工程と、このゲート電極を少なくとも覆うゲート絶縁膜を形成する工程とこの絶縁膜上の前記ゲート電極に対応する領域に、アモルファスシリコン活性層アモルファスシリコンコンタクト層および金属層より成るTFTを形成する工程と、このTFTを除いた前記絶縁性基板上全面に、このTFTと同程度の厚さの有機膜を設ける工程と、この有機膜上の前記ゲートラインと前記ドレインラインに囲まれた領域に設けられ、前記金属層のソース部と電気的に接続する表示電極と、この表示電極と同一材料で成り、前記金属層のドレイン部と電気的に接続するドレインラインを前記ゲートラインと交差する方向に設ける工程を少なくとも有する液晶表示装置の製造方法。

【請求項6】 前記表示電極の材料はITOを使用し、前記ソース部、前記ドレイン部および前記ドレインライン表面には抵抗の低い導電材料を形成する工程があることを特徴とした請求項5記載の液晶表示装置の製造方法。

【請求項7】 前記導電材料はニッケルを使用することを特徴とした請求項6記載の液晶表示装置の製造方法。

【請求項8】 前記有機膜はアクリル樹脂系有機膜を使用することを特徴とする請求項5、請求項6または請求項7記載の液晶表示装置の製造方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、高歩留まりと製造工程のマスク数の減少を達成した液晶表示装置とその製造方法に関する。

## 【0002】

【従来の技術】近年、アクティブマトリクス型液晶表示装置は、携帯用TV、ビデオモニター液晶プロジェクター、およびOA機器等のディスプレイ装置などに用いられ、すでに商品化されている。従来の液晶表示用薄膜トランジスタ基板として、図9に示すようなものがあった。透明な絶縁性基板(50)上にゲート電極(51)、ゲートライン(52)補助容量電極(53)が設けられ、これを覆って絶縁性基板(50)全面にゲート絶縁膜(54)が設けられている。

【0003】このゲート絶縁膜(54)上の前記ゲート電極(51)に対応する領域には、ノンドープのアモルファスシリコン(以下a-Siと略す)(55)不純物ドープのアモルファスシリコン(以下N<sup>+</sup>a-Siと略す)(56)(57)、半導体保護膜(58)、ドレイン電極(59)およびソース電極(61)よりなるTFTが設けられている。

【0004】更に、前記ドレイン電極(59)と一体のドレインライン(60)が、前記ゲート絶縁膜(54)上の前記ゲートライン(52)に直交する方向に設けられている。また、前記ゲート絶縁膜(54)上の前記ゲートライン(52)と前記ドレインライン(60)に囲まれた領域には、ITOよりなる表示電極(62)が設けられている。この表示電極(62)は、前記ソース電極(61)と電気的に接続されている。

【0005】続いて、製造方法を説明する。まず、透明な絶縁性基板(50)上に、Crなどの金属をスパッタリングし、パターン化してゲート電極(51)、これと一体のゲートライン(52)、および補助容量電極(53)を形成する。次に、SiNxをプラズマCVD法で成膜してゲート絶縁膜(54)とし、続いて同様にプラズマCVD法でa-SiおよびSiNxを成膜し、SiNxをパターン化して半導体保護膜(58)とする。そして、N<sup>+</sup>a-SiをプラズマCVD法で形成した後、N<sup>+</sup>a-Siおよびa-Siをエッチングして、TFTのドレイン部、ソース部及びチャンネル部を形成する。続いて、ITOをスパッタリングしてパターン化し、表示電極(62)を形成する。そして、Al/Moをスパッタリングして、パターン化しドレイン電極(59)、これと一体のドレインライン(60)及びソース電極(61)を形成する。

## 【0006】

【発明が解決しようとする課題】図9で示す従来の液晶表示装置は、その製造方法において、マスク数が5枚以上になり製造コストが大きかった。また、製造過程で異物が存在する場合これがホトリソグラフィ工程中、特にレジスト剥離の際にホールとなり、その後、Al、Crなどをスパッタリングすると、このホールにこれらの金属が入りこみショートの原因となっていた。

【0007】

【課題を解決するための手段】本発明では、a-Si層、N<sup>+</sup>a-Si層およびメタルを連続で成膜することと、ドレイン電極、ドレインラインおよびソース電極を表示電極と同一材料で、同一工程によって形成することとで前述の課題を解決するものである。

【0008】

【作用】ゲート絶縁膜、a-Si、N<sup>+</sup>a-Si、メタルを連続成膜することにより、TFTアイランドの形成に関してはマスクが2枚で済むことになり、更にこのうちの1枚で表示電極をパターン化するので、全工程でも最低3枚のマスクで十分ということになる。

【0009】また、メタル形成前にはフォトリソグラフィ工程が無いので、たとえ異物が存在していても、ホールが現れることがないので、メタルがホールに入ってショートが起きることを防止できる。更に、本願では表示電極の形成時に、これと同一材料でドレインライン、ドレイン電極、ソース電極を同一工程でITOより形成し、工程数を削減している。これは、TFTの段差によるITOの段切れを生ずるという問題を招くが、本発明では更に、TFTを除く全領域に有機膜を設け、段差を無くしてからITOを成膜するという方法によりこの問題を解決している。

【0010】

【実施例】以下、本発明の実施例を詳細に説明する。図1から図8は、本願実施例の液晶表示装置の製造方法を示す断面図である。まず、図1で示す如く透明な絶縁性基板(10)上に、Crを1500Åの厚さで形成しパターン化してゲート電極(11)、ゲートライン(12)、および補助容量電極(13)を設ける。

【0011】続いて、ゲート絶縁膜として例えばSiNx膜(14)を4000Å、a-Si膜(15)を1000~2000Å、N<sup>+</sup>a-Si膜(16)を500Å、Cr膜(17)を1000Åの厚さで連続成膜する。そして、図3のようにTFT部を除いた領域のSiNx膜(14)、a-Si膜(15)、N<sup>+</sup>a-Si膜(16)、Cr膜(17)をエッチング除去する。この時使用するマスクは一枚である。

【0012】次に、アクリル樹脂系有機膜(18)を、TFTを除く全面に被覆する工程がある。まず、アクリル樹脂を、スピンコートで基板全面に約3000Åの膜厚で塗布して、窒素雰囲気中でベーキングしてアクリル樹脂膜を形成する。ベーキングはTFTへの影響と熱処

理効果を考慮して200℃、30分間で行う。また、ホットプレートで2~3分間加熱してもよい。そして、ライトアッシングでアクリル樹脂膜を平坦化しTFT部の表面を露出させ、図4のようにTFT部の表面とアクリル樹脂系有機膜の表面がなだらかにつながるようにする。また、平坦化の方法としては、有機膜がネガ形の場合、前記Cr膜(17)をマスクとして背面露光を行い、TFT上の有機膜を除去する方法もある。

【0013】続いて、前の工程までで、なめらかになった基板表面を下地にしてITO(19)を1000Åの膜厚で全面に形成し、ドレイン電極(23)、ドレインライン(24)、ソース電極(25)、表示電極(26)の各領域にレジスト(20)を被覆して(図5)、エッチングして図6の構造を得る。この時も、一枚のマスクで、ITO(19)、Cr(17)、N<sup>+</sup>a-Si(16)をエッチングしていく。

【0014】更に、図7のように表示電極(26)の領域にレジスト(21)を塗布して、ITOで成るドレイン電極(23)、ドレインライン(24)およびソース電極(25)の表面にニッケル(22)をメッキする。ニッケル(22)のメッキは塩化パラジウム中でITO表面にPdを還元析出させた後、硫酸ニッケル、塩化ニッケル、スルファミン酸ニッケル、塩化アンモニウム、ほう酸、光沢剤、ビット防止剤等のメッキ液中で、Pdを触媒にしてNiを析出させてなされる。ITOは抵抗が大きく電極配線には向けていない。そのため、ITOで成るドレイン電極(23)ドレインライン(24)、ソース電極(25)の表面をNiで被覆して電導性を高めているのである。なお、ニッケルに限らずアルミニウム、モリブデン、チタンなどの金属でもよい。

【0015】最後に、レジスト(21)を剥離(図8)し、図では省略したが、バシベーション膜、配向膜を設け、対向電極が備えられた対向基板と貼り合せ、間に液晶を注入して本発明の液晶表示装置が完成する。本発明の特徴は、第1に、SiNx膜(14)a-Si膜(15)、N<sup>+</sup>a-Si膜(16)、Cr膜(17)を連続成膜し、少なくともCr膜(17)成膜直前に、フォトリソグラフィが行われない製造方法にある。これにより、ホールが生じて、そこに電極材料が入り込むことによるゲート・ドレイン間およびゲート・ソース間のショートを防ぐことができる。つまり、Cr膜(17)は、電極であると同時に、a-Si膜(15)、N<sup>+</sup>a-Si(16)の保護膜でもある。特にCrが用いられているのは、強度やエッチングの際の耐薬品性を考慮にいれていることである。Crが保護膜となってレジストの塗布と剥離、およびエッチングの際に異物が存在している場合、これらがとれてホールになることを防ぐのである。

【0016】第2に、表示電極(26)、ドレイン電極(23)、ソース電極(25)およびドレインライン

5

(24)を表示電極(26)と同一材料、ここではITOで形成されているところにある。このため、従来例のように金属で成るソース電極(61)とITOで成る表示電極(62)の間の電気的コンタクトが、マスク合せの際のずれてよって失われることを防げる。よって、マスク合わせ精度の低い安い露光機が使用でき、低コスト化が可能となる。また、この場合ITOが基板面からTFTの最上層につながっているため、TFTの段差によるITOの段切れが生じやすくなるという問題がおこる。図10はアクリル樹脂系有機膜を設けていない場合の断面図である。図のAの部分でITOの段切れ、Bの部分では、ITOの下地との接着不良が生じやすい。このため本願では、ITOの下部にアクリル樹脂系有機膜(18)を設けて段差を無くしてITOの段切れを防いでいる。

【0017】第3に、前述の製造工程の説明から明らかなように本実施例のTFT基板の製造に要するマスクは3枚と、従来に比べて著しく少なくなっている。

【0018】

【発明の効果】以上の説明から明かなように、本発明の構造およびその製造方法により、TFT基板の製造に要するマスクは端子部のコンタクトホール形成用のマスクも含めて最低4枚に減った。これは、マスク合せの際のずれが原因の不良が、減少することになった。また、ホトレジストを剥離する回数が減り、ショート防止につながり、歩留まりが向上した。

【0019】更に、絶縁性基板上のTFTを除く全領域にアクリル樹脂系有機膜を設けることによりTFTの突出がなくなり、本願の特徴の1つがあるところの、表示電極、ドレインラインおよびドレイン電極が一体でITOより成っている構成において、表示電極とソース電

6

極、およびドレインラインとドレイン電極が、極端な湾曲がなく、なめらかにつながるようになった。これによりITOの段切れが無くなり、歩留まりが向上した。

【図面の簡単な説明】

【図1】本発明の実施例の製造工程の断面図である。

【図2】本発明の実施例の製造工程の断面図である。

【図3】本発明の実施例の製造工程の断面図である。

【図4】本発明の実施例の製造工程の断面図である。

【図5】本発明の実施例の製造工程の断面図である。

【図6】本発明の実施例の製造工程の断面図である。

【図7】本発明の実施例の製造工程の断面図である。

【図8】本発明の実施例の製造工程の断面図である。

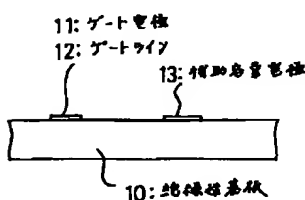
【図9】従来の液晶表示装置の断面図である。

【図10】従来の液晶表示装置の断面図である。

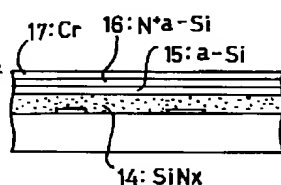
【符号の説明】

- 10 絶縁性基板
- 11 ゲート電極
- 12 ゲートライン
- 13 補助容量電極
- 14 SiNx
- 15 a-Si
- 16 N<sup>+</sup>a-Si
- 17 Cr
- 18 アクリル樹脂系有機膜
- 19 ITO
- 20, 21 レジスト
- 22 Ni
- 23 ドレイン電極
- 24 ドレインライン
- 25 ソース電極
- 26 表示電極

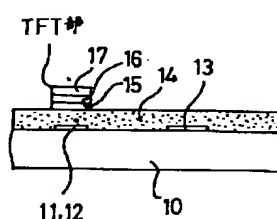
【図1】



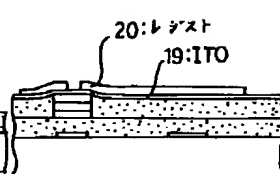
【図2】



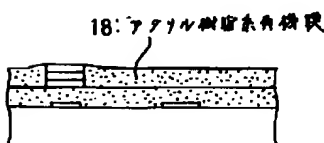
【図3】



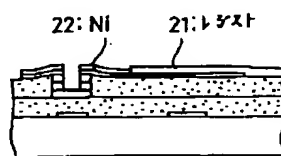
【図5】



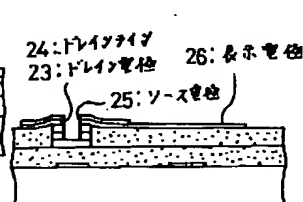
【図4】



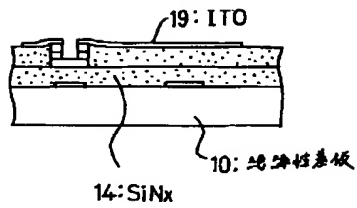
【図7】



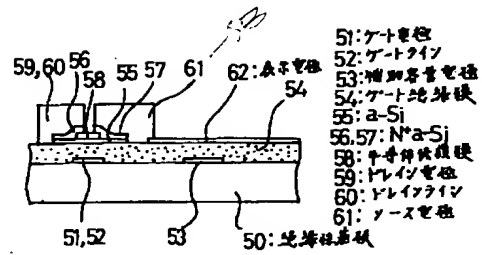
【図8】



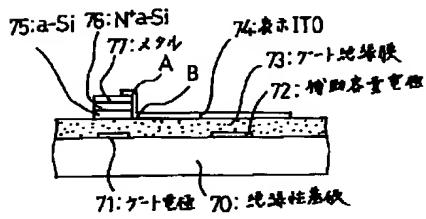
【図6】



【図9】



【図10】



CLIPPEDIMAGE= JP406230425A

PAT-NO: JP406230425A

DOCUMENT-IDENTIFIER: JP 06230425 A

TITLE: LIQUID CRYSTAL DISPLAY DEVICE AND ITS PRODUCTION

PUBN-DATE: August 19, 1994

INVENTOR-INFORMATION:

NAME

MIYAJIMA, KOJI

ASSIGNEE-INFORMATION:

NAME

COUNTRY

SANYO ELECTRIC CO LTD

N/A

APPL-NO: JP05016395

APPL-DATE: February 3, 1993

INT-CL (IPC): G02F001/136;G02F001/1343 ;H01L021/336 ;H01L029/784

US-CL-CURRENT: 349/42,349/FOR.111

ABSTRACT:

PURPOSE: To decrease the number of times of peeling photoresists, to prevent shorting and to improve 4 yield by continuously forming respective layers of a TFT and forming a drain electrode, drain line and source electrode of the same material as the material of a display electrode by the same processing.

CONSTITUTION: The TFT has the gate electrode integral with the gate line, a gate insulating film which is provided on an insulating substrate so as to cover this gate electrode an amorphous silicon active layer which is provided thereon, two amorphous silicon contact layers which are provided apart from each other thereon and two metallic layers which are provided thereon. The source electrode 25 formed integrally with the display electrode 26 is formed on the one metallic layer of these two metallic layers and the drain electrode 23 which is formed integrally with the drain line 24 and made of the same

material as the material of the display electrode 26 is formed on another metallic layer. An org. film of about the same film thickness as the film thickness of the TFT is provided under this display electrode 26 over the entire area of the insulating substrate exclusive of the TFT.

COPYRIGHT: (C)1994,JPO&Japio

## \* NOTICES \*

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

DETAILED DESCRIPTION

---

## [Detailed Description of the Invention]

[0001]

[Industrial Application] this invention relates to the high yield, the liquid crystal display which attained reduction of the number of masks of a manufacturing process, and its manufacture method.

[0002]

[Description of the Prior Art] In recent years, active matrix liquid crystal display is used for display units, such as portable [ TV ], a video monitor liquid crystal projector, and OA equipment, etc., and is already commercialized. As a conventional TFT substrate for liquid crystal displays, there was a thing as shown in drawing 9. A gate electrode (51) Gaea truck in (52) auxiliary capacity electrode (53) is prepared on a transparent insulating substrate (50), this is covered and the gate insulator layer (54) is prepared all over the insulating substrate (50).

[0003] TFT which consists of the amorphous silicon (it abbreviates to N+a-Si below) (56), (57), the semiconductor protective coat (58), drain electrode (59), and source electrode (61) of an amorphous silicon (it abbreviates to a-Si below) (55) impurity dope of NONDO-PU is prepared in the field corresponding to the aforementioned gate electrode (51) on this gate insulator layer (54).

[0004] Furthermore, the drain line (60) of the aforementioned drain electrode (59) and one is prepared in the direction which intersects perpendicularly with the aforementioned Gaea truck in (52) on the aforementioned gate insulator layer (54). Moreover, the display electrode (62) which consists of ITO is prepared in the field surrounded by the aforementioned Gaea truck in (52) and aforementioned DORERAIN (60) on the aforementioned gate insulator layer (54). This display electrode (62) is electrically connected with the aforementioned source electrode (61).

[0005] Then, the manufacture method is explained. First, on a transparent insulating substrate (50), sputtering of the metals, such as Cr, is carried out, they are patternized, and a gate electrode (51), the Gaea truck in (52) of this and one, and an auxiliary capacity electrode (53) are formed. Next, it considers as a gate insulator layer (54), and SiNx is formed by the plasma CVD method, a-Si and SiNx are continuously formed by the plasma CVD method similarly, SiNx is patternized, and it considers as a semiconductor protective coat (58). And after forming N+a-Si by the plasma CVD method, N+a-Si and a-Si are \*\*\*\*\*ed and the drain section, the source section, and the channel section of TFT are formed. Then, sputtering of the ITO is carried out, it is patternized and a display electrode (62) is formed. And sputtering of the aluminum/Mo is carried out, it is patternized and the drain line (60) and source electrode (61) of a drain electrode (59), this, and one are formed.

[0006]

[Problem(s) to be Solved by the Invention] In the manufacture method, the number of masks becomes five or more sheets, and the conventional liquid crystal display shown by drawing 9 is \*\* whose manufacturing cost was large. Moreover, photolithography-in process, in case it was especially resist ablation, when a foreign matter existed in manufacture process, and this became a hole and carried out sputtering of aluminum, the Cr, etc. after that, these metals entered this hole and it became a short cause.

[0007]

[Means for Solving the Problem] By this invention, the above-mentioned technical problem is solved by forming an a-Si layer, an N+a-Si layer, and metal continuously and being the same material as a display electrode and forming a drain electrode, a drain line, and a source electrode according to the same process.

[0008]

[Function] Since a mask will end by two sheets and patternizes a display electrode by one of sheets of this further about formation of a TFT island by carrying out continuation membrane formation of a gate insulator layer, a-Si, N+a-Si, and the metal, it will be said with at least three masks also at all processes that it is enough.

[0009] Moreover, since a hole will not appear even if the foreign matter exists in order that there may be no photo lithography process before metal formation, it can prevent that metal goes into a hole and short-circuit occurs. Furthermore, in this application, at the time of formation of a display electrode, a drain line, a drain electrode, and a source electrode are formed from ITO at the same process by the same material as this, and the number of processes is cut down. Although the problem of producing the stage piece of ITO by the level difference of TFT is caused, by this invention, further, this prepared the organic film in all the fields except TFT, and after it loses a level difference, it has solved this problem by the method of forming ITO.

[0010]

[Example] Hereafter, the example of this invention is explained in detail. Drawing 1 to drawing 8 is the cross section showing the

manufacture method of the liquid crystal display of this application example. First, as drawing 1 shows, on a transparent insulating substrate (10), Cr is formed and patternized by the thickness of 1500Å, and a gate electrode (11), the gate track in (12), and an auxiliary capacity electrode (13) are prepared.

[0011] Then, as a gate insulator layer, 1000-2000Å and an N+a-Si film (16) are carried out by 500Å, and continuation membrane formation of the Cr film (17) is carried out [ for example, a SiNx film (14) ] for 4000Å and an a-Si film (15) by the thickness of 1000Å. And etching removal of the SiNx film (14) of the field except the TFT section, an a-Si film (15), an N+a-Si film (16), and the Cr film (17) is carried out like drawing 3. There is one mask used at this time.

[0012] Next, there is a process which covers an acrylic resin system organic film (18) all over removing TFT. First, acrylic resin is applied by about 3000Å thickness all over a substrate by the spin coater, is baked in nitrogen atmosphere, and an acrylic resin film is formed. Baking is the influence and the heat to TFT. Moreover, you may heat for 2 - 3 minutes with a hot plate. And flattening of the acrylic resin film is carried out by light ashing, the front face of the TFT section is exposed, as the method of flattening, when [ make it whose a front face of the TFT section and front face of an acrylic resin system organic film connected gently-sloping like drawing 4 ] an organic film is a negative form, tooth-back exposure is performed by using the aforementioned Cr film (17) as a mask, and there is also a method of removing the organic film on TFT again.

[0013] Then, even at a front process, the substrate front face which became smooth is made into a ground, and ITO (19) is formed in the whole surface by 1000Å thickness, and a resist (20) is covered to each field of a drain electrode (23), a drain line (24), a source electrode (25), and a display electrode (26) ( drawing 5 ), it \*\*\*\*\*s to it, and the structure of drawing 6 is acquired. Also at this time, ITO (19), Cr (17), and N+a-Si (16) are \*\*\*\*\*ed with one mask.

[0014] Furthermore, a resist (21) is applied to the field of a display electrode (26) like drawing 7, and nickel (22) is plated on the front face of the drain electrode (23) which changes by ITO, a drain line (24), and a source electrode (25). After plating of nickel (22) makes an ITO front face carry out the reduction deposit of the Pd in a palladium chloride, in plating liquid, such as a nickel sulfate, a nickel chloride, a nickel amiosulfonate, an ammonium chloride, a way acid, a brightener, and a pit prevention agent, it makes Pd a catalyst, is made to \*\*\*\* nickel, and is made. Resistance has not turned ITO to electrode wiring greatly. Therefore, the front face of the drain electrode (23) drain line (24) which changes by ITO, and a source electrode (25) is covered with nickel, and conductivity is raised. In addition, metals, such as not only nickel but aluminum, molybdenum, titanium, etc., are sufficient.

[0015] Although it exfoliated ( drawing 8 ) and the resist (21) was finally omitted drawing, a passivation membrane and an orientation film are prepared, liquid crystal is poured in the opposite substrate equipped with the counterelectrode, lamination, and in between, and the liquid crystal display of this invention is completed. The feature of this invention is in the manufacture method by which continuation membrane formation of a SiNx film (14) a-Si film (15), an N+a-Si film (16), and the Cr film (17) is carried out, and photo lithography is not performed to the 1st at least just before Cr film (17) membrane formation. Thereby, a hole is generated and the short-circuit between the gate drains by an electrode material entering there and between the gate sources can be prevented. That is, while Cr film (17) is an electrode, they are also an a-Si film (15) and a protective coat of N+a-Si (16). It is what intensity and the chemical resistance in the case of etching are taken into consideration for that especially Cr is used. When Cr serves as a protective coat and the foreign matter exists in the case of the application of a resist, ablation, and etching, these can be taken and a bird clapper is prevented in a hole.

[0016] It is in the place currently formed in the 2nd by ITO the same material as a display electrode (26), and here in the display electrode (26), the drain electrode (23), the source electrode (25), and the drain line (24). For this reason, it can prevent shifting in the case of a mask alignment and losing the electric contact between the source electrode (61) which changes with metal like the conventional example, and the display electrode (62) which changes by ITO therefore. Therefore, the cheap low exposure machine of mask alignment precision can be used, and low-cost-ization is attained. Moreover, since ITO is connected with the best layer of TFT from the substrate side in this case, the problem of becoming easy to produce the stage piece of ITO by the level difference of TFT arises. Drawing 10 is a cross section when having not prepared the acrylic resin system organic film. In the stage piece of ITO, and the portion of B, it is easy to produce an adhesive agent with the ground of ITO in the portion of A of drawing. For this reason, in this application, the acrylic resin system organic film (18) was prepared in the lower part of ITO, the level difference was lost, and the stage piece of ITO is prevented.

[0017] The mask which manufacture of the TFT substrate of this example takes so that clearly [ the 3rd ] from explanation of the above-mentioned manufacturing process has decreased remarkably compared with three sheets and the former.

[0018]

[Effect of the Invention] The masks which manufacture of a TFT substrate takes decreased in number to at least four sheets by the structure and its manufacture method of this invention also including the mask for contact hole formation of a terminal area so that clearly from the above explanation. As for this, the defects whose gaps in the case of a mask alignment are the cause will decrease in number. Moreover, the number of times which exfoliates a photoresist became fewer, it led to short prevention, and the yield improved.

[0019] Furthermore, by preparing an acrylic resin system organic film in all the fields except TFT on an insulating substrate, the protrusion of TFT will be lost, there will be no curve with a display electrode, a source electrode, and going too far drain line and drain electrode in the composition to which the display electrode with one of the features of this application, the drain line, and the drain electrode have changed from ITO by one, and it will be connected smoothly. The stage piece of ITO was lost by this and the yield improved.

[Translation done.]

\* NOTICES \*

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

DESCRIPTION OF DRAWINGS

---

[Brief Description of the Drawings]

[Drawing 1] It is the cross section of the manufacturing process of the example of this invention.

[Drawing 2] It is the cross section of the manufacturing process of the operation view of this invention.

[Drawing 3] It is the cross section of the manufacturing process of the example of this invention.

[Drawing 4] It is the cross section of the manufacturing process of the example of this invention.

[Drawing 5] It is the cross section of the manufacturing process of the example of this invention.

[Drawing 6] It is the cross section of the manufacturing process of the example of this invention.

[Drawing 7] It is the cross section of the manufacturing process of the example of this invention.

[Drawing 8] It is the cross section of the manufacturing process of the example of this invention.

[Drawing 9] It is the cross section of the conventional liquid crystal display.

[Drawing 10] It is the cross section of the conventional liquid crystal display.

[Description of Notations]

- 10 Insulating Substrate
- 11 Gate Electrode
- 12 Gaea Truck In
- 13 Auxiliary Capacity Electrode
- 14 SiNa
- 15 a-Si
- 16 N+a-Si
- 17 Cr
- 18 Acrylic Resin System Organic Film
- 19 ITO
- 20 21 Resist
- 22 Ni
- 23 Drain Electrode
- 24 Drain Line
- 25 Source Electrode
- 26 Display Electrode

---

[Translation done.]